



(12) 发明专利

(10) 授权公告号 CN 113328712 B

(45) 授权公告日 2022. 06. 14

(21) 申请号 202110581243.9

H03F 3/213 (2006.01)

(22) 申请日 2021.05.27

H03F 3/24 (2006.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 113328712 A

(56) 对比文件

CN 101478289 A, 2009.07.08

(43) 申请公布日 2021.08.31

审查员 易玉斌

(73) 专利权人 华南理工大学

地址 510641 广东省广州市天河区五山路
381号

(72) 发明人 薛泉 罗雄耀 冯文杰 朱浩慎

(74) 专利代理机构 广州嘉权专利商标事务所有
限公司 44205

专利代理师 郑宏谋

(51) Int. Cl.

H03G 3/30 (2006.01)

H03F 3/195 (2006.01)

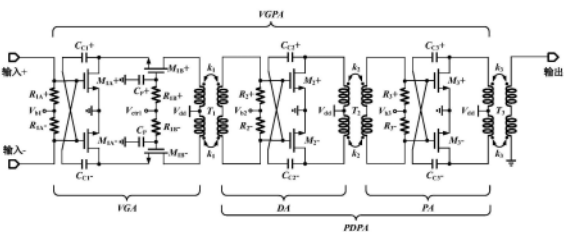
权利要求书2页 说明书6页 附图3页

(54) 发明名称

一种可变增益线性功率放大器及芯片

(57) 摘要

本发明公开了一种可变增益线性功率放大器及芯片,其中放大器包括:可变增益放大器;后失真功率放大器,包括驱动级放大器和级联功率级放大器,所述可变增益放大器的输出端与所述驱动级放大器的输入端连接,所述驱动级放大器的输出端与所述级联功率级放大器的输入端连接;根据所述级联功率级放大器的增益扩张失真特性补偿所述驱动级放大器的增益压缩失真特性,以使后失真功率放大器的增益曲线获得更高的1dB压缩点。本发明利用了后级低偏置C类放大器本身产生的增益扩张失真特性来补偿前级高偏置A类放大器所产生的增益压缩失真,在不引入额外预失真器的情况下实现了1dB压缩点的提高,避免了预失真器带来的额外损耗,可广泛应用于放大器电路。



1. 一种可变增益线性功率放大器,其特征在于,包括:

可变增益放大器;

后失真功率放大器,包括驱动级放大器和级联功率级放大器,所述可变增益放大器的输出端与所述驱动级放大器的输入端连接,所述驱动级放大器的输出端与所述级联功率级放大器的输入端连接;

其中,所述驱动级放大器处于A类偏置状态下;所述级联功率级放大器处于C类偏置状态下;

根据所述级联功率级放大器的增益扩张失真特性补偿所述驱动级放大器的增益压缩失真特性,以使后失真功率放大器的增益曲线获得更高的1dB压缩点;

所述可变增益放大器采用差分输入差分输出共源共栅电路结构,产生高阻抗的输出电阻;

所述可变增益放大器通过第一级间匹配变压器与所述驱动级放大器连接,所述驱动级放大器通过第二级间匹配变压器与所述级联功率级放大器连接,采用单端转差分输出巴伦作为所述级联功率级放大器的输出端;

所述可变增益放大器包括晶体管 M_{1A}^+ 、晶体管 M_{1A}^- 、晶体管 M_{1B}^+ 、晶体管 M_{1B}^- 、电阻 R_{1A}^+ 、电阻 R_{1A}^- 、电阻 R_{1B}^+ 、电阻 R_{1B}^- ;

晶体管 M_{1A}^+ 的栅极和晶体管 M_{1A}^- 的栅极作为差分输入端口,电阻 R_{1A}^+ 和电阻 R_{1A}^- 串联在晶体管 M_{1A}^+ 的栅极和晶体管 M_{1A}^- 的栅极之间,电阻 R_{1A}^+ 和电阻 R_{1A}^- 的连接点连接至偏置电压 V_{b1} ;

晶体管 M_{1A}^+ 的源极和晶体管 M_{1A}^- 的源极均接地,晶体管 M_{1A}^+ 的漏极连接晶体管 M_{1B}^+ 的源极,晶体管 M_{1A}^- 的漏极连接晶体管 M_{1B}^- 的源极,电阻 R_{1B}^+ 和电阻 R_{1B}^- 串联在晶体管 M_{1B}^+ 的栅极和晶体管 M_{1B}^- 的栅极之间,电阻 R_{1B}^+ 和电阻 R_{1B}^- 的连接点连接至增益控制电压 V_{ctrl} ;

第一级间匹配变压器 T_1 的主线圈两端分别连接晶体管 M_{1B}^+ 的漏极和晶体管 M_{1B}^- 的漏极,第一级间匹配变压器 T_1 的中心抽头连接电源 V_{dd} ,第一级间匹配变压器 T_1 的副线圈连接至所述驱动级放大器。

2. 根据权利要求1所述的一种可变增益线性功率放大器,其特征在于,所述驱动级放大器的增益曲线包括平坦、压缩、饱和和下降三个阶段,所述级联功率级放大器的增益曲线包括平坦、峰化、饱和和下降三个阶段;

其中,所述级联功率级放大器的增益扩张起始点早于所述驱动级放大器的增益压缩起始点,以使后失真功率放大器在大输入功率处出现不超过1dB的峰化。

3. 根据权利要求1所述的一种可变增益线性功率放大器,其特征在于,所述可变增益放大器还包括交叉中和电容 C_{C1}^+ 、交叉中和电容 C_{C1}^- 、旁路电容 C_p^+ 、旁路电容 C_p^- ;

交叉中和电容 C_{C1}^+ 连接在晶体管 M_{1A}^+ 的漏极与晶体管 M_{1A}^- 的栅极之间,交叉中和电容 C_{C1}^- 连接在晶体管 M_{1A}^- 的漏极与晶体管 M_{1A}^+ 的栅极之间;

旁路电容 C_p^+ 连接在晶体管 M_{1B}^+ 的栅极与地之间,旁路电容 C_p^- 连接在晶体管 M_{1B}^- 的栅极与地之间。

4. 根据权利要求1所述的一种可变增益线性功率放大器,其特征在于,所述驱动级放大器包括晶体管 M_2^+ 、晶体管 M_2^- 、电阻 R_2^+ 、 R_2^- ;

第一级间匹配变压器 T_1 的副线圈的两端分别连接晶体管 M_2^+ 的栅极和晶体管 M_2^- 的栅

极,电阻 R_{2+} 和电阻 R_{2-} 串联在晶体管 M_{2+} 的栅极和 M_{2-} 的栅极之间,电阻 R_{2+} 和电阻 R_{2-} 的连接点连接至偏置电压 V_{b2} ;

晶体管 M_{2+} 的源极和晶体管 M_{2-} 的源极均接地,第二级间匹配变压器 T_2 的主线圈两端分别连接晶体管 M_{2+} 的漏极和晶体管 M_{2-} 的漏极,第二级间匹配变压器 T_2 的中心抽头连接电源 V_{dd} ,第二级间匹配变压器 T_2 的副线圈连接至级联功率级放大器。

5. 根据权利要求4所述的一种可变增益线性功率放大器,其特征在于,所述驱动级放大器还包括交叉中和电容 C_{c2+} 和交叉中和电容 C_{c2-} ;

交叉中和电容 C_{c2+} 连接在晶体管 M_{2+} 的漏极与晶体管 M_{2-} 的栅极之间,交叉中和电容 C_{c2-} 连接在晶体管 M_{2-} 的漏极与晶体管 M_{2+} 的栅极之间。

6. 根据权利要求1所述的一种可变增益线性功率放大器,其特征在于,所述级联功率级放大器包括晶体管 M_{3+} 、晶体管 M_{3-} 、电阻 R_{3+} 、电阻 R_{3-} ;

第二级间匹配变压器 T_2 的副线圈的两端分别连接晶体管 M_{3+} 的栅极和晶体管 M_{3-} 的栅极,电阻 R_{3+} 和电阻 R_{3-} 串联在晶体管 M_{3+} 的栅极和 M_{3-} 的栅极之间,电阻 R_{3+} 和电阻 R_{3-} 的连接点连接至偏置电压 V_{b3} ;

单端转差分输出巴伦 T_3 的主线圈两侧分别连接晶体管 M_{3+} 的漏极和晶体管 M_{3-} 的漏极,单端转差分输出巴伦 T_3 的中心抽头连接电源 V_{dd} ,单端转差分输出巴伦 T_3 的副线圈一端接输出负载,副线圈的另一端接地。

7. 根据权利要求1所述的一种可变增益线性功率放大器,其特征在于,所述驱动级放大器中晶体管的栅宽小于所述级联功率级放大器中晶体管的栅宽。

8. 一种通信芯片,其特征在于,包括信号发射模块和放大器,所述放大器采用如权利要求1-7任一项所述的一种可变增益线性功率放大器来实现。

一种可变增益线性功率放大器及芯片

技术领域

[0001] 本发明涉及放大器电路,尤其涉及一种可变增益线性功率放大器及芯片。

背景技术

[0002] 由于毫米波信号频率较高,在大气中传输存在严重的衰减特性,因此需要更大的发射功率和效率来达到无线传输距离及低功耗的要求。功率放大器作为5G毫米波相控阵发射链路中的关键模块,其线性输出功率决定了发射机系统所能达到的发射功率上限以及发射信号的波谱纯净度。此外,为满足相控阵波束赋形的功能,该功率放大器还需要有宽的增益可调范围。因此,应用于5G毫米波相控阵系统的可变增益线性功率放大器研究受到广泛关注。

[0003] 功率放大器表征线性输出功率的主要性能指标是1dB压缩点,为提升该性能近年来出现了许多先进的技术方案。现有方案提出一种预失真技术,在功率放大器前级加入一个模拟预失真器,通过该预失真器的增益反向失真特性来补偿后级功率放大器的增益压缩失真,从而提高1dB压缩点。现有方案还提出一种级间失真匹配网络,加入具有增益反向失真效果的级间网络,补偿原电路的增益压缩失真,实现电路整体1dB压缩点的提升。但是,上述两种方案均引入了额外的反向失真模块,这会为电路带来额外的损耗,尤其是在毫米波段,片上电路的寄生效应十分严重,引入额外的模块还将恶化电路整体的带宽、输出功率和效率。对于传统的预失真或级间失真技术,为了弥补失真器的衰减及获得更高的增益,高偏置状态的功率级(例如A类放大器)被放到电路的末端并工作在大电流状态,这将严重限制了电路的效率。此外,引入额外的模块还会增加电路复杂度和增大芯片面积,提高了设计及生产的成本。

发明内容

[0004] 为至少一定程度上解决现有技术中存在的技术问题之一,本发明的目的在于提供一种基于后失真技术的可变增益线性功率放大器及芯片。

[0005] 本发明所采用的技术方案是:

[0006] 一种可变增益线性功率放大器,包括:

[0007] 可变增益放大器;

[0008] 后失真功率放大器,包括驱动级放大器和级联功率级放大器,所述可变增益放大器的输出端与所述驱动级放大器的输入端连接,所述驱动级放大器的输出端与所述级联功率级放大器的输入端连接;

[0009] 其中,所述驱动级放大器处于A类偏置状态下;所述级联功率级放大器处于C类偏置状态下;

[0010] 根据所述级联功率级放大器的增益扩张失真特性补偿所述驱动级放大器的增益压缩失真特性,以使后失真功率放大器的增益曲线获得更高的1dB压缩点。

[0011] 进一步,所述驱动级放大器的增益曲线包括平坦、压缩、饱和和下降三个阶段,所述

级联功率级放大器的增益曲线包括平坦、峰化、饱和和下降三个阶段；

[0012] 其中，所述级联功率级放大器的增益扩张起始点早于所述驱动级放大器的增益压缩起始点，以使后失真功率放大器在大输入功率处出现不超过1dB的峰化。

[0013] 进一步，所述可变增益放大器采用差分输入差分输出共源共栅电路结构，产生高阻抗的输出电阻；

[0014] 所述可变增益放大器通过第一级间匹配变压器与所述驱动级放大器连接，所述驱动级放大器通过第二级间匹配变压器与所述级联功率级放大器连接，采用单端转差分输出巴伦作为所述级联功率级放大器的输出端。

[0015] 进一步，所述可变增益放大器包括晶体管 M_{1A+} 、晶体管 M_{1A-} 、晶体管 M_{1B+} 、晶体管 M_{1B-} 、电阻 R_{1A+} 、电阻 R_{1A-} 、电阻 R_{1B+} 、电阻 R_{1B-} ；

[0016] 晶体管 M_{1A+} 的栅极和晶体管 M_{1A-} 的栅极作为差分输入端口，电阻 R_{1A+} 和电阻 R_{1A-} 串联在晶体管 M_{1A+} 的栅极和晶体管 M_{1A-} 的栅极之间，电阻 R_{1A+} 和电阻 R_{1A-} 的连接点连接至偏置电压 V_{b1} ；

[0017] 晶体管 M_{1A+} 的源极和晶体管 M_{1A-} 的源极均接地，晶体管 M_{1A+} 的漏极连接晶体管 M_{1B+} 的源极，晶体管 M_{1A-} 的漏极连接晶体管 M_{1B-} 的源极，电阻 R_{1B+} 和电阻 R_{1B-} 串联在晶体管 M_{1B+} 的栅极和晶体管 M_{1B-} 的栅极之间，电阻 R_{1B+} 和电阻 R_{1B-} 的连接点连接至增益控制电压 V_{ctrl} ；

[0018] 第一级间匹配变压器 T_1 的副线圈的两端分别连接晶体管 M_2+ 的栅极和晶体管 M_2- 的栅极，第一级间匹配变压器 T_1 的中心抽头连接电源 V_{dd} ，第一级间匹配变压器 T_1 的副线圈连接至所述驱动级放大器。

[0019] 进一步，所述可变增益放大器还包括交叉中和电容 C_{C1+} 、交叉中和电容 C_{C1-} 、旁路电容 C_p+ 、旁路电容 C_p- ；

[0020] 交叉中和电容 C_{C1+} 连接在晶体管 M_{1A+} 的漏极与晶体管 M_{1A-} 的栅极之间，交叉中和电容 C_{C1-} 连接在晶体管 M_{1A-} 的漏极与晶体管 M_{1A+} 的栅极之间；

[0021] 旁路电容 C_p+ 连接在晶体管 M_{1B+} 的栅极与地之间，旁路电容 C_p- 连接在晶体管 M_{1B-} 的栅极与地之间。

[0022] 进一步，所述驱动级放大器包括晶体管 M_2+ 、晶体管 M_2- 、电阻 R_2+ 、 R_2- ；

[0023] 第一级间匹配变压器 T_1 的副线圈的两端分别连接晶体管 M_{1B+} 的漏极和晶体管 M_{1B-} 的漏极，电阻 R_2+ 和电阻 R_2- 串联在晶体管 M_2+ 的栅极和 M_2- 的栅极之间，电阻 R_2+ 和电阻 R_2- 的连接点连接至偏置电压 V_{b2} ；

[0024] 晶体管 M_2+ 的源极和晶体管 M_2- 的源极均接地，第二级间匹配变压器 T_2 的主线圈两端分别连接晶体管 M_2+ 的漏极和晶体管 M_2- 的漏极，第二级间匹配变压器 T_2 的中心抽头连接电源 V_{dd} ，第二级间匹配变压器 T_2 的副线圈连接至级联功率级放大器。

[0025] 进一步，所述驱动级放大器还包括交叉中和电容 C_{C2+} 和交叉中和电容 C_{C2-} ；

[0026] 交叉中和电容 C_{C2+} 连接在晶体管 M_2+ 的漏极与晶体管 M_2- 的栅极之间，交叉中和电容 C_{C2-} 连接在晶体管 M_2- 的漏极与晶体管 M_2+ 的栅极之间。

[0027] 进一步，所述级联功率级放大器包括晶体管 M_3+ 、晶体管 M_3- 、电阻 R_3+ 、电阻 R_3- ；

[0028] 第二级间匹配变压器 T_2 的副线圈的两端分别连接晶体管 M_3+ 的栅极和晶体管 M_3- 的栅极，电阻 R_3+ 和电阻 R_3- 串联在晶体管 M_3+ 的栅极和 M_3- 的栅极之间，电阻 R_3+ 和电阻 R_3- 的连接点连接至偏置电压 V_{b3} ；

[0029] 单端转差分输出巴伦 T_3 的主线圈两侧分别连接晶体管 M_3+ 的漏极和晶体管 M_3- 的漏极,单端转差分输出巴伦 T_3 的中心抽头连接电源 V_{dd} ,单端转差分输出巴伦 T_3 的副线圈一端接输出负载,副线圈的另一端接地。

[0030] 进一步,所述级联功率级放大器还包括交叉中和电容 C_{c3+} 和交叉中和电容 C_{c3-} ;

[0031] 交叉中和电容 C_{c3+} 连接在晶体管 M_3+ 的漏极与晶体管 M_3- 的栅极之间,交叉中和电容 C_{c3-} 连接在晶体管 M_3- 的漏极与晶体管 M_3+ 的栅极之间。

[0032] 进一步,所述驱动级放大器中晶体管的栅宽小于所述级联功率级放大器中晶体管的栅宽。

[0033] 本发明所采用的另一技术方案是:

[0034] 一种通信芯片,包括信号发射模块和放大器,所述放大器采用如上所述的一种可变增益线性功率放大器来实现。

[0035] 本发明的有益效果是:本发明利用了后级低偏置C类放大器本身产生的增益扩张失真特性来补偿前级高偏置A类放大器所产生的增益压缩失真,在不引入额外预失真器的情况下实现了1dB压缩点的提高,避免了预失真器带来的额外损耗。

附图说明

[0036] 为了更清楚地说明本发明实施例或者现有技术中的技术方案,下面对本发明实施例或者现有技术中的相关技术方案附图作以下介绍,应当理解的是,下面介绍中的附图仅仅为了方便清晰表述本发明的技术方案中的部分实施例,对于本领域的技术人员而言,在无需付出创造性劳动的前提下,还可以根据这些附图获取到其他附图。

[0037] 图1是本发明实施例中一种可变增益线性功率放大器的原理图;

[0038] 图2是本发明实施例中在26GHz频率下DA、PA、PDPA级随输入功率变化的增益曲线示意图;

[0039] 图3是传统预失真线性化原理示意图;

[0040] 图4是本发明实施例中后失真线性化原理示意图;

[0041] 图5是本发明实施例中可变增益线性功率放大器的S参数示意图;

[0042] 图6是本发明实施例中可变增益线性功率放大器大信号性能示意图。

具体实施方式

[0043] 下面详细描述本发明的实施例,所述实施例的示例在附图中示出,其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施例是示例性的,仅用于解释本发明,而不能理解为对本发明的限制。对于以下实施例中的步骤编号,其仅为了便于阐述说明而设置,对步骤之间的顺序不做任何限定,实施例中的各步骤的执行顺序均可根据本领域技术人员的理解来进行适应性调整。

[0044] 在本发明的描述中,需要理解的是,涉及到方位描述,例如上、下、前、后、左、右等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本发明和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本发明的限制。

[0045] 在本发明的描述中,若干的含义是一个或者多个,多个的含义是两个以上,大于、

小于、超过等理解为不包括本数,以上、以下、以内等理解为包括本数。如果有描述到第一、第二只是用于区分技术特征为目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量或者隐含指明所指示的技术特征的先后关系。

[0046] 本发明的描述中,除非另有明确的限定,设置、安装、连接等词语应做广义理解,所属技术领域技术人员可以结合技术方案的具体内容合理确定上述词语在本发明中的具体含义。

[0047] 如图1所示,本实施例提供一种可变增益线性功率放大器,具体电路结构如下:

[0048] 可变增益功率放大器 (Variable Gain Power Amplifier, VGPA) 整体电路分为可变增益放大器 (Variable Gain Amplifier, VGA) 和后失真功率放大器 (Post-Distortion Power Amplifier, PDPA) 两大部分,其中PDPA由驱动级 (Driver Amplifier, DA) 级联功率级 (Power Amplifier, PA) 组成。晶体管 M_{1A+} 、 M_{1A-} 的栅极为差分输入端口,通过大电阻 R_{1A+} 、 R_{1A-} 连接栅极偏置电压 V_{b1} 。交叉中和电容 C_{C1+} 连接晶体管 M_{1A+} 的漏极与晶体管 M_{1A-} 的栅极, C_{C1-} 连接晶体管 M_{1A-} 的漏极与晶体管 M_{1A+} 的栅极。晶体管 M_{1A+} 、 M_{1A-} 的源极接地,漏极分别连接晶体管 M_{1B+} 、 M_{1B-} 的源极。晶体管 M_{1B+} 、 M_{1B-} 分别通过大电阻 R_{1B+} 、 R_{1B-} 连接增益控制电压 V_{ctrl} 。旁路电容 C_P+ 、 C_P- 分别连接晶体管 M_{1B+} 、 M_{1B-} 的栅极。级间匹配变压器 T_1 的主线圈两端分别连接晶体管 M_{1B+} 、 M_{1B-} 的漏极,中心抽头连接电源 V_{dd} ,副线圈两端分别连接晶体管 M_{2+} 、 M_{2-} 的栅极。偏置电压 V_{b2} 通过大电阻 R_2+ 、 R_2- 分别连接晶体管 M_{2+} 、 M_{2-} 的栅极。交叉中和电容 C_{C2+} 连接晶体管 M_{2+} 的漏极与晶体管 M_{2-} 的栅极, C_{C2-} 连接晶体管 M_{2-} 的漏极与晶体管 M_{2+} 的栅极。晶体管 M_{2+} 、 M_{2-} 的源极接地。级间匹配变压器 T_2 的主线圈两端分别连接晶体管 M_{2+} 、 M_{2-} 的漏极,中心抽头连接电源 V_{dd} ,副线圈两端分别连接晶体管 M_{3+} 、 M_{3-} 的栅极。偏置电压 V_{b3} 通过大电阻 R_3+ 、 R_3- 分别连接晶体管 M_{3+} 、 M_{3-} 的栅极。交叉中和电容 C_{C3+} 连接晶体管 M_{3+} 的漏极与晶体管 M_{3-} 的栅极, C_{C3-} 连接晶体管 M_{3-} 的漏极与晶体管 M_{3+} 的栅极。晶体管 M_{3+} 、 M_{3-} 的源极接地。单端转差分输出巴伦 T_3 的主线圈两侧分别连接晶体管 M_{3+} 、 M_{3-} 的漏极,中心抽头连接电源 V_{dd} ,副线圈一端接输出负载,另一端接地。变压器 T_1 、 T_2 以及巴伦 T_3 的耦合系数分别为 k_1 、 k_2 、 k_3 。

[0049] 上述可变增益功率放大器的工作原理如下:

[0050] 可变增益高线性功率放大器主要包括可变增益放大器 (VGA) 和后失真功率放大器 (PDPA) 两个模块。

[0051] VGA采用差分输入差分输出共源共栅电路结构,产生更高的输出电阻,从而实现与后级的高隔离度,使得VGA在增益变化时不影响后级PDPA的工作状态。使用交叉中和电容 C_{C1+} 、 C_{C1-} 抵消共源晶体管 M_{1A+} 、 M_{1A-} 的栅漏寄生电容的反馈效果,保证电路稳定性。通过控制电压 V_{ctrl} 来控制共栅晶体管的栅极电压,从而控制整个共源共栅结构的偏置电流,实现宽的增益可调范围。

[0052] PDPA由驱动级放大器 (DA) 级联功率级放大器 (PA) 组成,基本结构均为带交叉中和电容的差分放大器单元,在26GHz频率下的大信号特性如图2所示。DA级的栅极偏置电压 V_{b2} 高于晶体管 M_{2+} 、 M_{2-} 的阈值电压,使得DA放大器单元处于A类偏置状态下,其增益曲线 $G_{DA}(P_{in})$ 随着输入功率 P_{in} 的增大将出现平坦、压缩、饱和和下降三个阶段。PA级的栅极偏置电压 V_{b3} 低于晶体管 M_{3+} 、 M_{3-} 的阈值电压,使得PA放大器单元处于C类偏置状态下,其增益曲线 $G_{PA}(P_{in})$ 随着输入功率 P_{in} 的增大将出现平坦、峰化、饱和和下降三个阶段。根据放大器级联增益换算理论,有 $G_{PA}'(P_{in}) = G_{PA}(P_{in} + G_{DA}(P_{in}))$,其中 $G_{PA}'(P_{in})$ 为PA级换算到与DA级相同的横坐

标后的增益曲线。为减轻A类放大器在大工作电流状态下对电路效率的恶化,选择栅宽相对于 M_3+ 、 M_3- 更小的晶体管作为 M_2+ 、 M_2- ,以降低其工作电流,并保证DA拥有与PA相近的增益。 $G_T(P_{in}) = (G_{DA}(P_{in}) + G_{PA}'(P_{in}))$ 即为PDPA的增益曲线。根据图2所示,在本发明中利用后级PA的增益扩张失真(反向失真)特性补偿前级DA的增益压缩失真特性,从而使得级联后的PDPA的增益曲线拥有更高的1dB压缩点。并在此基础上,设计PA级的增益扩张起始点早于DA级的增益压缩起始点,使得PDPA级在大输入功率处出现不超过1dB的峰化,以此进一步推高1dB压缩点,实现更高的线性功率输出。

[0053] 在本实施例中,A类偏置状态的定义为:在放大器中,当晶体管的栅极偏置电压高于晶体管阈值电压时,为A类偏置状态;C类偏置状态的定义为:在放大器中,当晶体管的栅极偏置电压低于晶体管阈值电压时,为C类偏置状态。比如:晶体管自身的阈值电压 V_{th} 为0.34V, V_b 为放大器的栅极偏置电压,决定了放大器单元的偏置状态;当 $V_b > 0.34V$ (例如0.5V)时,放大器单元为A类偏置状态;当 $V_b < 0.34V$ (例如0.3V)时,放大器单元为C类偏置状态;当 $V_b = 0.34V$ 时为B类偏置状态。

[0054] 变压器 T_1 实现VGA输出端与PDPA输入端阻抗宽带共轭匹配,扩展电路工作带宽。变压器 T_2 将PA级输入端的阻抗变换到DA级输出端所需的最佳负载阻抗,保证DA级的输出功率最大传输到PA级的输入端。输出巴伦 T_3 在实现差分转单端输出的同时,将50欧姆负载阻抗变换到PA级输出端所需的最佳负载阻抗,使得PA级达成最大的输出功率匹配。

[0055] 如图3所示为传统引入预失真器的线性化功率放大器原理,图4所示为本发明的基于后失真技术的高线性功率放大器原理。对比可知,本发明实施例利用了后级低偏置C类放大器本身产生的增益扩张失真特性来补偿前级高偏置A类放大器所产生的增益压缩失真,并设计出不超过1dB的增益峰化效果,在不引入额外预失真器的情况下实现了1dB压缩点的提高,避免了预失真器带来的额外损耗。此外,将低效率的A类放大器设计在对工作电流需求较小的前级,高效率的C类放大器设计在大工作电流的后级,提升了电路整体的效率。在此基础上,设计并级联了拥有高隔离度的共源共栅VGA,实现宽的增益可调范围同时避免影响后级电路的性能,满足毫米波5G相控阵收发系统的需求。

[0056] 如图5至图6所示,本设计最终实现了在1.2V电源电压下,拥有33.1dB的最高增益(S_{21})及31.1dB的可变增益范围。工作带宽为23.1GHz至29GHz。在26GHz工作频率下,输出1dB压缩点达到16dBm及29.5%的1dB压缩点对应的电源附加效率,饱和输出功率达到16.7dBm及34%的最大电源附加效率,适用于5G毫米波相控阵系统中的可变增益功率放大器。

[0057] 综上所述,本实施例的放大器相对于现有技术,具有如下有益效果:

[0058] (1) 高线性输出功率及效率。本发明实施例采用后失真技术,利用后级低偏置放大器的增益扩张失真特性来补偿前级高偏置放大器的增益压缩失真特性,并在此基础上设计出增益曲线峰化效果,进一步提升1dB压缩点,提高电路线性输出功率及其效率。

[0059] (2) 宽增益可调范围。本发明实施例中采用了具有高隔离度的共源共栅可变增益级,并通过控制共栅晶体管的栅极电压来控制整个共源共栅结构的偏置电流,在避免影响后级线性化电路性能的基础上实现宽的增益可调范围。

[0060] 本实施例还提供一种通信芯片,该通信芯片包括信号发射模块和放大器,该放大器采用如上所述的一种可变增益线性功率放大器来实现。

[0061] 本实施例的通信芯片可应用于5G通信设备中,由于通信芯片与一种可变增益线性

功率放大器具有相对于的技术特征,因此具备相应的功能及有益效果。

[0062] 在本说明书的上述描述中,参考术语“一个实施方式/实施例”、“另一实施方式/实施例”或“某些实施方式/实施例”等的描述意指结合实施方式或示例描述的具体特征、结构、材料或者特点包含于本发明的至少一个实施方式或示例中。在本说明书中,对上述术语的示意性表述不一定指的是相同的实施方式或示例。而且,描述的具体特征、结构、材料或者特点可以在任何的一个或多个实施方式或示例中以合适的方式结合。

[0063] 尽管已经示出和描述了本发明的实施方式,本领域的普通技术人员可以理解:在不脱离本发明的原理和宗旨的情况下可以对这些实施方式进行多种变化、修改、替换和变形,本发明的范围由权利要求及其等同物限定。

[0064] 以上是对本发明的较佳实施进行了具体说明,但本发明并不限于上述实施例,熟悉本领域的技术人员在不违背本发明精神的前提下还可做作出种种的等同变形或替换,这些等同的变形或替换均包含在本申请权利要求所限定的范围内。

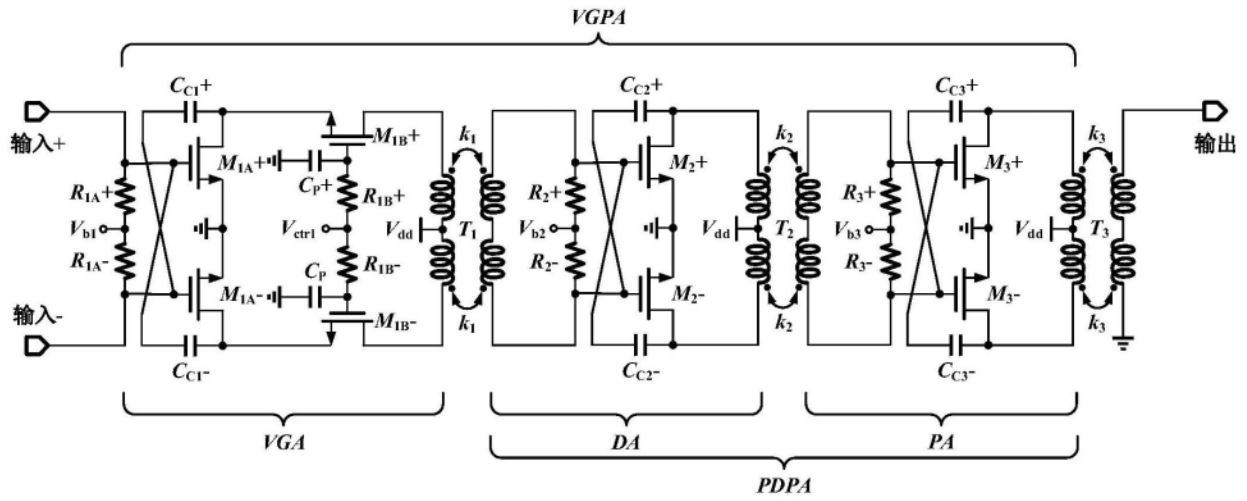


图1

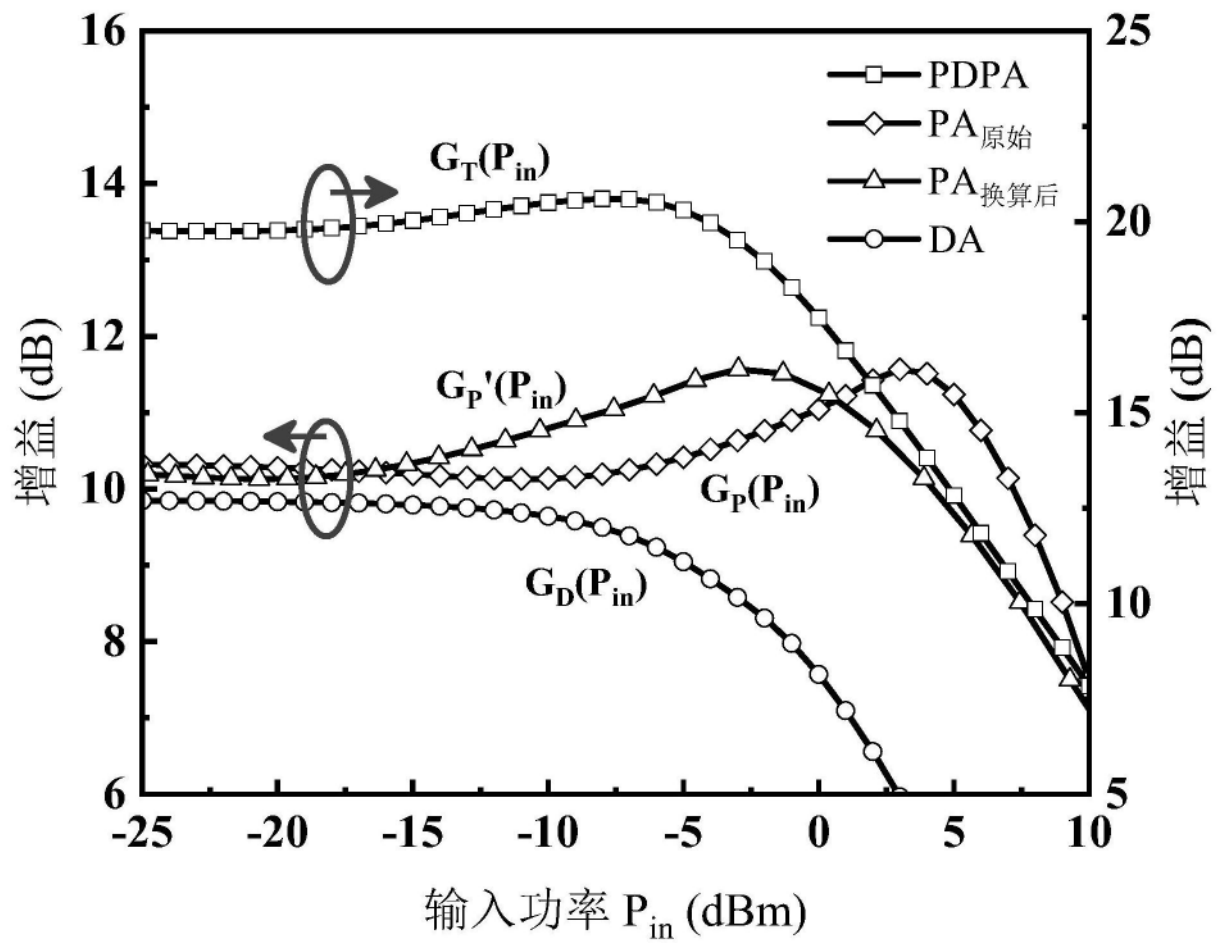


图2

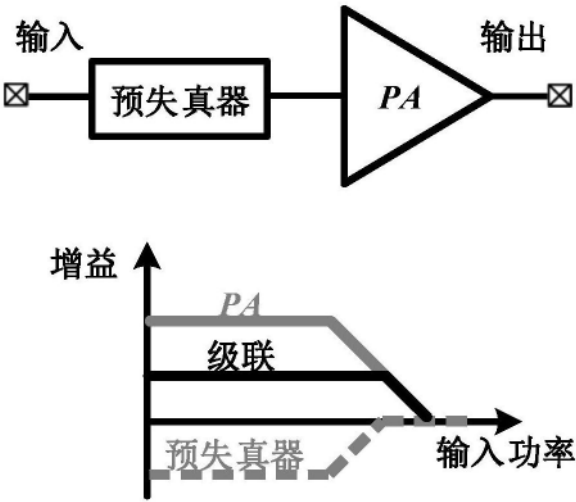


图3

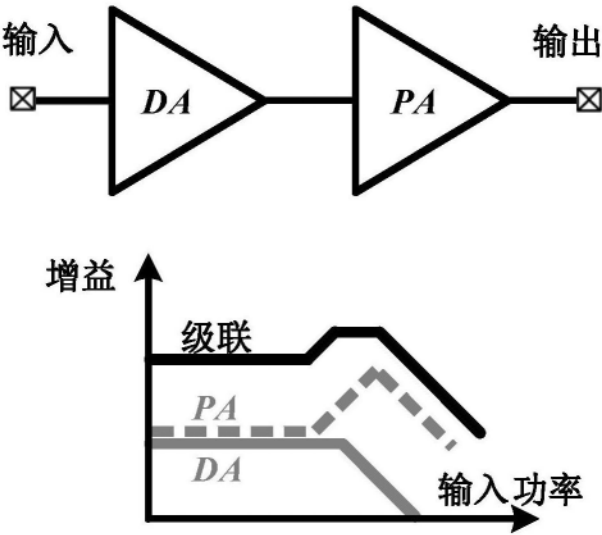


图4

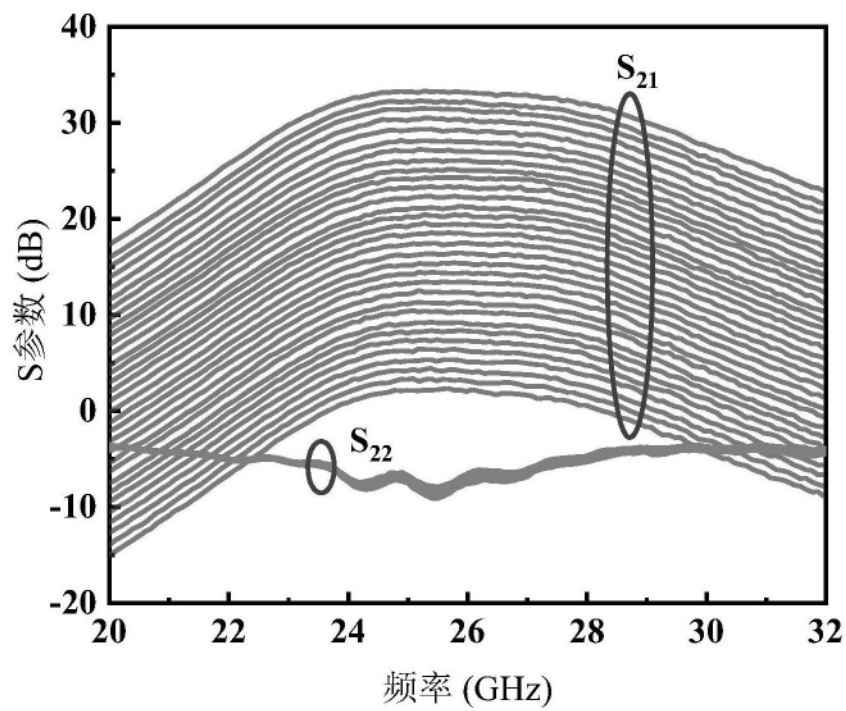


图5

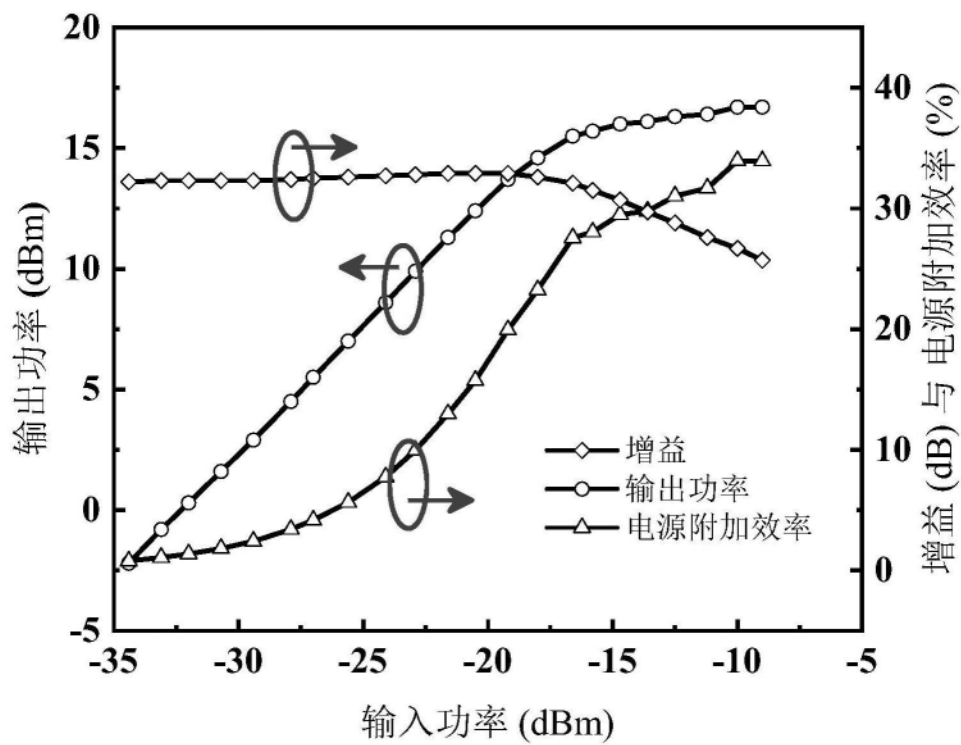


图6